

VDR Sanitizer

Revision 1.2

Version 1.0

Developed by Daniel Goß 2005-2007
Some rights reserved.



Versionen dieses Dokumentes

| Version | Änderung | Betroffene Kapitel | Geändert am |
|---------|----------------|--------------------|-------------|
| 1.0 | Ersterstellung | Alle | 04.05.2007 |
| | | | |
| | | | |

Einleitung

Der Linux VDR von Klaus Schmidinger hat mittlerweile einen Reifegrad erreicht, in dem er vielen kommerziell erhältlichen Festplattenrekordern überlegen ist. Die immer größer werdende Fangemeinde versorgt das Projekt mit immer neuen Plugins und Zusatzapplikationen. Auch Hardwareprojekte wie z. B. das AV-Board oder der Flash VDR Remote Adapter¹ gehören zu den Produkten, welche für den VDR entwickelt wurden. Jedoch ist ein (aus meiner Sicht gravierendes) Manko bisher nicht beseitigt worden: Der VDR hat an bestimmter Hardware Probleme Dolby Digital Ton über die DVB-Karte auszugeben.

Das Problem

Die Unfähigkeit mit einigen Receivern AC3-Ton wiederzugeben liegt nicht in der Software des VDR oder den Treibern begründet. Hier handelt es sich um eine Hardwareinkompatibilität. Die meisten DVB-Karten basieren auf einem Design der Fa. Technotrend. Die Entwickler dieser Firma haben eigentlich sehr gute Arbeit geleistet. Jedoch scheint die Ausgabe von AC3-Ton nicht auf der Agenda gestanden zu haben. Daher ist es bei diesen Karten nicht möglich, daß sog. Non-Audio-Bit auf 1 zu setzen. Solange diese in ihrer Originalkonfiguration genutzt wird, ist dies kein Problem. Die mitgelieferte Software kann keinen Mehrkanalton ausgeben und da die Karte schon einen analogen Stereoausgang hat, ist der Digitalport meist ungenutzt. Beim Einsatz der Karte als DVB-Device des VDR sieht die Sache völlig anders aus. Hier ist es durchaus möglich, die Mehrkanaltonspur zu aktivieren. Leider ist hier das nicht gesetzte Non-Audio-Bit ein Problem, da einige AV-Receiver und Verstärker ohne dieses Bit im Datenstrom den Mehrkanalton nicht erkennen können.

Die Spezifikation sieht es jedoch vor, Mehrkanalton auch ohne Non-Audio-Markierung zu übertragen. Diese Lockerung des Standards wurde für DTS CDs² vorgesehen, welche (bei der Wiedergabe über den CD-Player) das Non-Audio-Bit ebenfalls nicht setzen können. Natürlich wäre der Kauf eines neuen Verstärkers, welcher Mehrkanalton auch in PCM-Datenströmen erkennen kann, eine Lösung des Problems. Doch diese Lösung scheidet häufig schon aus finanziellen Gründen aus. Außerdem hat man auch heute keine Garantie dafür, daß das neue Gerät mit der Wiedergabe von Mehrkanalton in PCM-Streams keine Probleme hat. Somit blieb bisher nur die Lösung, eine eigene Soundkarte mit S/PDIF-Ausgang in den Rechner zu integrieren. Über geeignete ALSA-Treiber und das Bitstream-Out Plugin ist hier die Ausgabe eines standardkonformen Mehrkanaldatenstromes möglich. Häufig scheitert die Installation der Soundkarte jedoch am Platzmangel innerhalb des VDR-Gehäuses. Daher stellt sich die Frage: "Warum eine Funktion komplett ersetzen, wenn man sie auch reparieren kann?"

1 Ebenfalls von <http://www.flashsystems.de/>

2 CDs mit Mehrkanalton (<http://de.wikipedia.org/wiki/DTS>)

Die Lösung

Bei genauer Betrachtung sollte es möglich sein, einen Mehrkanaldatenstrom (IEC61937) an seinen Headerbytes zu erkennen. Die AV-Komponenten, welche das von der DVB-Karte erzeugte Signal problemlos wiedergeben können, richten sich auch nach diesen Headerinformationen und verlassen sich nicht ausschließlich auf das gesetzte Non-Audio-Bit. Wenn man diese Erkennung in einem externen Gerät durchführt und das Non-Audio-Bit im Datenstrom passend manipuliert, hat man einen Adapter, welcher die Wiedergabe von Mehrkanalton an jeder AV-Hardware erlaubt. Leider stellt sich das schwieriger dar, als es sich anhört. S/PDIF ist ein selbsttaktendes, serielles Protokoll. Alleine eine zuverlässige und jitterfreie³ Taktrückgewinnung in diskreter Logik stellt eine nicht zu unterschätzende Herausforderung dar. Ganz zu schweigen von der Manipulation eines 3.072 MBit/s Datenstromes in Echtzeit. Solche Aufgaben überläßt man am besten Spezialbauteilen, welche für diesen Zweck glücklicherweise alle Voraussetzung mitbringen. Der Hersteller Cirrus Logic bietet zwei S/PDIF-Interfacebausteine an, welche sich hierfür hervorragend eignen. Als Besonderheit hat der S/PDIF-Empfängerbaustein CS8416 bereits die Non-Audio-Detection integriert, so daß hier kein zusätzlicher Aufwand für die Erkennung des Mehrkanaldatenstromes anfällt.

Die beiden Bausteine CS8416 und CS8406 sind wie geschaffen für diese Art von Anwendung. Ihre Ausgangssignale und Format sind perfekt aufeinander abgestimmt und ermöglichen daher die einfache Koppelung der beiden ICs um den Datenstrom zu manipulieren. Da die beiden Bausteine einen immensen Funktionsumfang bieten, sind sie eigentlich für die Verwendung mit einem Mikrocontroller entwickelt worden. Dieser kann über ein serielles Interface mit den beiden Bausteinen kommunizieren und alle Systemfunktionen steuern. Jedoch erschwert die Verwendung eines Mikrocontrollers den Nachbau einer Schaltung unnötig. Er muß programmiert werden und nicht jeder besitzt hierfür geeignetes Werkzeug. Aus diesem Grund geht diese Schaltung einen anderen Weg. Statt einen Mikrocontroller zu verwenden wird der Hardwaremodus der beiden S/PDIF-Tranceiver genutzt. In dieser Betriebsart können die wichtigsten Funktionen über die externe Beschaltung der Bausteine eingestellt werden. Natürlich sind hierbei nicht alle Möglichkeiten der Chips zugänglich, jedoch genügt der gebotene Funktionsumfang bei weitem. Der Nachbau ist daher ohne das Programmieren eines Mikrocontrollers möglich und der Entwurf beschränkt sich auf zwei zusätzliche Gatter der 4000er Serie.

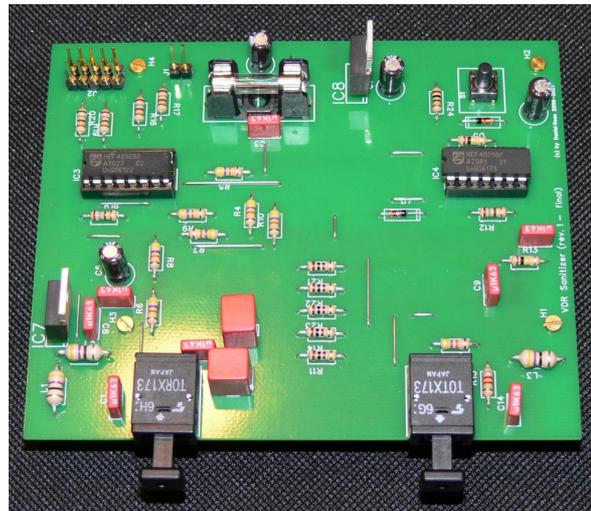
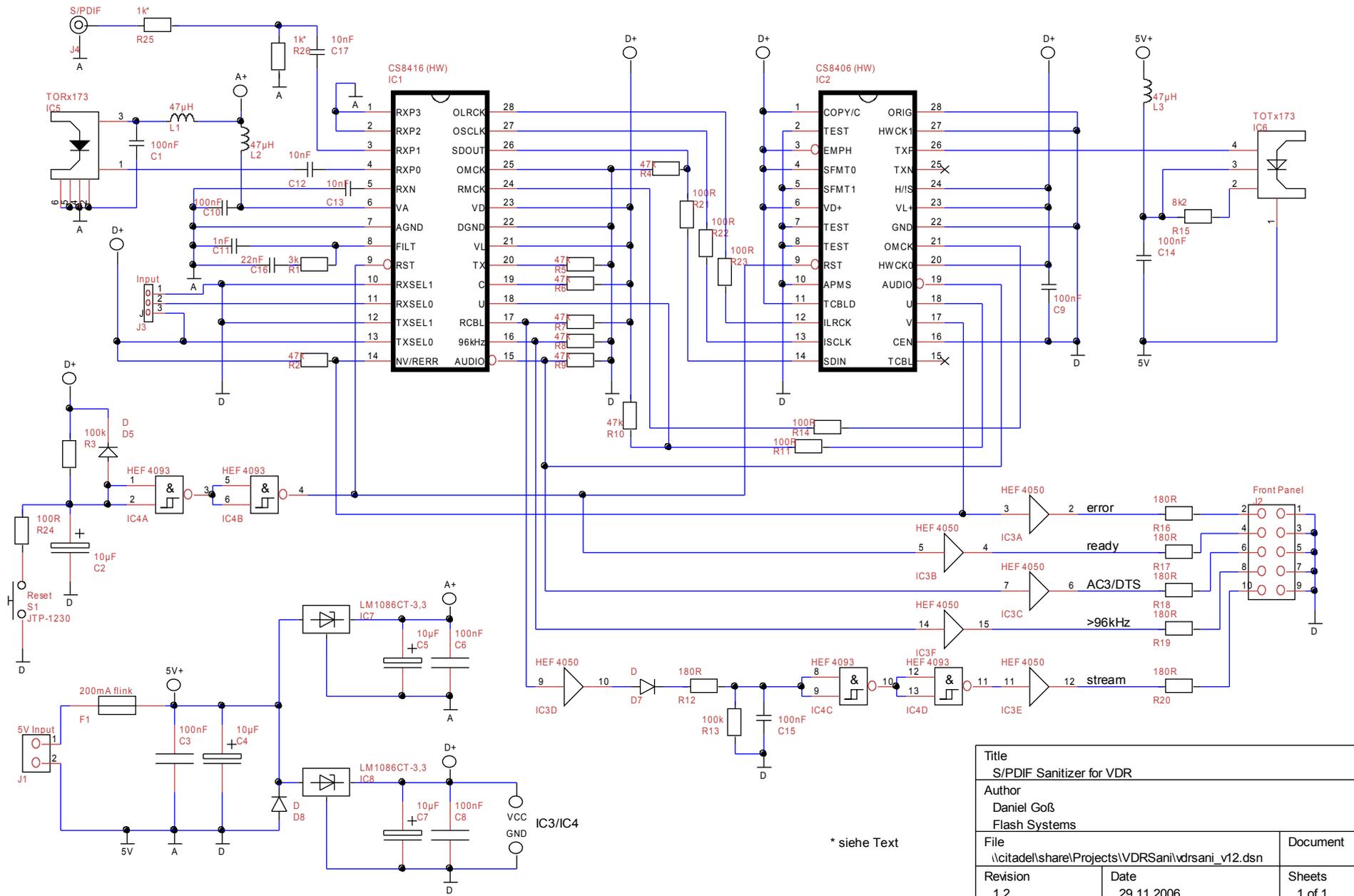


Abbildung 1: VDR Sanitizer Platine

³ Jitter: Taktzittern, welches zu Problemen bei der Wiedergabe von Audiosignalen führen kann. (<http://de.wikipedia.org/wiki/Jitter>)



| | | |
|--|--------------------|------------------|
| Title S/PDIF Sanitizer for VDR | | |
| Author Daniel Goß Flash Systems | | |
| File \\citadel\share\Projects\VDRSani\vdrsani_v12.dsn | Document | |
| Revision 1.2 | Date 29.11.2006 | Sheets 1 of 1 |

Abbildung 2: Schaltplan

* siehe Text

Rein...

Wie unschwer zu erkennen ist, wird die gesamte Schaltung von den beiden Funktionsblöcken CS8416 (IC1) und CS8406 (IC2) dominiert. Der Baustein CS8416 enthält das S/PDIF-Interface, die Taktrückgewinnung, Signalverarbeitung und die gesamte Steuerlogik für die Verarbeitung des S/PDIF-Datenstromes. Sein Eingangssignal erhält der Baustein entweder über ein optisches Interface, welches konventionell mit dem Baustein TORx173 von Toshiba aufgebaut ist oder über das am Pin RXP1 befindliche, asymmetrische Interface. Dieses kann über die beiden Widerstände R25 und R26 an unterschiedliche Eingangsspannungen angepaßt werden (siehe Textkasten). Welcher der beiden Eingänge RXP0 oder RXP1 verwendet wird legt der Jumper J3 fest, welcher mit dem Eingang RXSEL0 verbunden ist. Somit kann hier leicht zwischen optischen und koaxialem Eingang gewechselt werden. Dies ist z.B. über einen Umschalter im laufenden Betrieb möglich. Zur Taktrückgewinnung hat der CS8416 einen PLL⁴ integriert. Seine Regelcharakteristik wird über den Anschluß FLT festgelegt. Da die Beschaltung dieses Pins sich direkt auf die Qualität des Digitalsignals auswirkt, war hier die Bestückung mit SMD-Komponenten nicht zu vermeiden. Die Induktivität der Anschlußdrähte von

normalen TTH⁵-Bauelementen würde hier schon genügen um das Einrasten des PLL auf dem Signal deutlich zu erschweren oder gar zu verhindern. Daher sind die Kondensatoren C11 und C16 sowie der Widerstand R1 als SMD-Bauteile ausgeführt. Wie schon erwähnt arbeitet der Baustein CS8416 im Hardwaremodus, was über den 47kΩ Pulldownwiderstand an Pin SDOOUT eingestellt wird. Seine Konfiguration erkennt der Chip durch die Widerstände an den Anschlüssen NV/RERR, AUDIO, 96kHz, RCBL, U, C und TX. Diese Widerstände stellen die Betriebsparameter des Bausteins auf folgende Werte ein:

| Betriebsparameter | Pin | Wert |
|---|--------|---------------------|
| Hardwaremodus ohne Microcontroller | SDOUT | Pulldown nach Masse |
| Der serielle Ausgangsport arbeitet im Master-Modus | RCBL | Pullup nach D+ |
| Audioformat I ² S | AUDIO | Pulldown nach Masse |
| Audioformat I ² S | C | Pullup nach D+ |
| Die RMCK Frequenz ist das 128fache der Framefrequenz | U | Pulldown nach Masse |
| Der Phasendetektor wird mit normaler Frequenz aktualisiert | TX | Pulldown nach Masse |
| Emphasis ist aus (macht bei komprimierten Daten keinen Sinn) | 96KHZ | Pulldown nach Masse |
| Das Valid-Bit wird nicht ausgewertet, es werden nur vom Baustein erkannte Fehler weitergemeldet | NV/ERR | Pullup nach D+ |

Tabelle 1: Betriebsmodus CS8416

Für IC2 werden die Betriebsparameter direkt über Hardwarepins festgelegt. Diese sind derart gestaltet, daß Sie mit dem Ausgangssignalen von IC1 kompatibel sind.

OPTIONEN FÜR DEN KOAXIALEN EINGANG

Der Eingang J4 kann je nach Bestückung mit einem standardkonformen S/PDIF-Signal oder mit einem 5V TTL-Signal (wie es z.B. J2 auf den Technotrend/Hauppage DVB-Karten ausgibt) gespeist werden. Hierfür müssen die Widerstände R25 und R26 entsprechend angepaßt werden.

| Eingangssignal | R25 | R26 |
|-----------------|-------------|------|
| standard S/PDIF | Drahtbrücke | 75 Ω |
| 5V TTL | 1 kΩ | 1 kΩ |

Achtung: Der Anschluß eines für standard S/PDIF bestückten Eingangs an J2 kann IC1 beschädigen oder sogar zerstören!

4 PLL: Phase Locked Loop – Phasenregelkreis

5 TTH: Through the hole (durch das Loch) – Abkürzung für bedrahtete Bauelemente

| Betriebsparameter | Pin | Wert |
|--|-------|-------|
| Hardwaremodus ohne Microcontroller | H/S | D+ |
| Audioformat I ² S | SFMT0 | D+ |
| Audioformat I ² S | SFMT1 | Masse |
| Die RMCK Frequenz ist das 128fache der Framefrequenz | HWCK0 | D+ |
| Die RMCK Frequenz ist das 128fache der Framefrequenz | HWCK1 | Masse |
| TCBLD als Output festlegen, da der Channel Status Block von IC2 erzeugt wird | TCBLD | D+ |
| Channel Status Bits über die Hardware-Pins COPY/C, ORIG, EMPH und AUDIO einlesen | CEN | Masse |
| Emphasis ist aus (macht bei komprimierten Daten keine Sinn) | EMPH | D+ |

Tabelle 2: Betriebsmodus CS8406

An den Anschlüssen SDOUT, RMCK, OSCLK und OLRCK liegt der dekodierte S/PDIF-Datenstrom an. Die Anschlüsse RCBL, 96kHz, AUDIO und NV/RERR geben Auskunft über den Status des Digitalsignals und werden teilweise auch zur Ansteuerung der Statusanzeigen verwendet. Zusätzlich stellt der Baustein an den Ausgängen C (Channel Status Data) und U (User Data) die Informationen der Subchannels des S/PDIF-Datenstromes bereit. Die Informationen des U-Datenstromes werden dem Sendebaustein übergeben und wieder in den S/PDIF-Strom integriert. Die Daten des C-Kanals werden von der Schaltung nicht weiter verwendet. Wie im Schaltplan bereits zu sehen ist, werden die Signale, welche direkt an IC2 übergeben werden, über 100 Ω Widerstände entkoppelt. Dieses Vorgehen entspricht der Forderung im Datenblatt des Bausteins und in der Application Note des Herstellers. Die Bedeutung der Signale auf diesen Leitungen führt die nachfolgende Tabelle auf:

| Signal | Bedeutung |
|--------|--|
| OLRCK | L/R-Clock – Takt für den Wechsel zwischen linkem und rechtem Kanal |
| OSCLK | System Clock – Bittakt für den Audiodatenstrom auf SDOUT |
| SDOUT | Serieller Datenausgang – Datenausgang im I ² C Protokoll |
| RMCK | Recovered Master Clock – Aus dem Signal wiederhergestellte Mastertaktrate (hier 128x Framefrequenz) |
| U | Userdata – Daten welche im UserData-Block enthalten sind (getaktet mit beiden Taktflanken von OLRCK) |

Tabelle 3: Signale zwischen IC1 und IC2

...und raus

IC2 ist als S/PDIF-Transmitter beschaltet. Aufgrund seines geringeren Funktionsumfanges sind die Steuersignale hier direkt an den Anschlüssen des Bausteins zu finden. Die Anschlüsse COPY/C und ORIG steuern hier die Kopierschutzbits des S/PDIF-Datenstromes. Da diese Schaltung als Vorsatz für einen AV-Verstärker gedacht ist, werden diese Bits hier nicht weiter gesetzt und weisen das Signal daher als nicht kopiergeschützt aus. Auch der Anschluß EMPH ist zum Deaktivieren der Pre-Emphasis auf high gesetzt. SFMT0 und SFMT1 stellen das Datenformat am seriellen Port derart ein, daß das Signal von IC1 direkt verarbeitet werden kann. Hierzu ist auf beiden Bausteinen das Datenformat I²S[®] selektiert. APMS legt fest, daß IC2 als Slave arbeitet. Das heißt, der Baustein bezieht seinen Takt und alle Daten von IC1. Hierdurch wird sichergestellt, daß alle Signale aus dem Datenstrom am Eingang von IC1 abgeleitet werden. Die Ausgabe des Signals erfolgt über den bewährten Baustein TOTx173 von Thoshiba. Durch die Nutzung eines optischen Ausganges werden Masseschleifen und ähnlicher Unbill von vornherein vermieden. Auch die Potentialtrennung ist kein Problem.

6 I²S: Inter IC Sound

Anzeigelämpchen

Der Anschluß J2 dient als Verbindung zum Frontpanel. Für dieses ist keine Platine vorgesehen, so daß es individuell für die jeweilige Gehäuseform angepaßt werden kann. Es sind außer den Leuchtdioden keine weiteren Bauelemente mehr nötig.

IC3 dient für alle Ausgangssignale als Treiberbaustein. Über die 180Ω Widerstände ist somit problemlos ein LED-Strom von 18mA machbar. Das Fehlersignal (Error) wird über den Treiberbaustein direkt aus dem Valid-Signal von IC1 abgeleitet. Auch die Ansteuerung der „AC3/DTS“-LED entsteht direkt aus dem (Non-)AUDIO-Bit von IC1. Da dieses Bit entweder direkt aus dem Datenstrom entnommen oder durch die automatische Formaterkennung gesetzt werden kann, zeigt die „AC3/DTS“-LED immer an, wenn ein komprimierter (Non-Audio-)Datenstrom anliegt. Auch die „>96kHz“-Anzeige wird direkt über den entsprechenden Ausgang von IC1 angesteuert.

Besondere Beachtung verdienen die „ready“ und die „stream“ LED. Das Ready-Signal entsteht durch Negation des Reset-Impulses, dessen Erzeugung gleich noch beschrieben wird. Hierdurch ist sichergestellt, daß die LED erst aufleuchtet, wenn die Schaltung auch betriebsbereit ist.

Für die „stream“-Anzeige wird der Ausgang RCBL⁷ von IC1 genutzt. Hier liegt immer zwei Frames nach dem Empfang der Z-Präambel (genauer vor dem Empfang des Receiver Channel Status Block) für 16 Frames ein High-Signal an. D.h. dieser Ausgang signalisiert einen gültigen S/PDIF-Datenstrom. Um ein Flackern der LED zu vermeiden, wird das Ausgangssignal über IC3D und D7 integriert. Die beiden invertierenden Schmitt-Trigger IC4C und IC4D bleiben daher auf High solange regelmäßig ein RCBL erkannt wird. IC3E treibt die LED.

Im folgenden ist die Belegung der einzelnen Anschlüsse der Platine im Detail dargestellt:

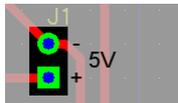


Abbildung 3:
Anschluß J1

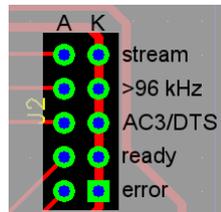


Abbildung 4: Anschluß
J2



Abbildung 5:
Jumper J3

FARBWAHL

Für die einzelnen Anzeige-LEDs sind in der Stückliste keine Werte vorgegeben. Hier können beliebige LEDs eingesetzt werden. Der LED-Strom wird über die Vorwiderstände auf ca. 18mA eingestellt. Dies ist bei der Auswahl der LEDs zu beachten.

| Ausgangssignal | LED Farbe |
|----------------|-----------|
| ready | grün |
| stream | grün |
| AC3/DTS | blau |
| error | rot |
| >96 kHz | gelb |

Der Jumper J3 kann auch durch Drahtbrücke ersetzt werden, wenn ausschließlich eine Eingangsoption verwendet wird.

Energie

Die Energieversorgung der Schaltung erfolgt über zwei 3,3V Low-Drop-Festspannungsregler. IC7 stellt die Versorgungsspannung für TORx173 und die analoge Seite von IC1 bereit. Die Trennung von analoger und digitaler Spannung verringert die Einstreuungen vom Digitalteil in den Analogteil der Schaltung. Hierdurch wird die Betriebssicherheit der Schaltung erhöht. Die beiden 47 µH Spulen L1 und L2 filtern zusammen mit C1 und C10 weitere Störungen aus der Versorgungsspannung von IC5 und dem Analogteil von IC1. Alle weiteren Digitalkomponenten bis auf IC6 werden über IC8 versorgt. IC6 benötigt 5V und wird daher direkt über die 5V Eingangsspannung versorgt. Hier befreien nur L3 und C14 die Energieversorgung vom größten Unrat. Aus diesem Grund muß die Schaltung auch mit

⁷ RCBL: Receiver Channel Status Block

stabilisierten 5V versorgt werden. Soll die Schaltung unabhängig von Ihrer Versorgungsspannung arbeiten, so muß ein gesonderter 5V-Regler vorgesehen werden.

Die Bedeutung der „Dummheitsdiode“ D8 erschließt sich nicht auf den ersten Blick. Sie sorgt dafür, daß bei falsch gepolter Versorgungsspannung die Sicherung F1 durchbrennt bevor Schlimmeres passiert.

Direkt nach dem Einschalten wird der Resetschaltkreis aktiv. Dieser ist auf die einfachst mögliche Art aufgebaut. C2 wird über R3 aufgeladen bis der Schmitt-Trigger IC4A kippt und sein Ausgang auf Low geht. Schmitt-Trigger IC4B invertiert das Signal erneut und erzeugt so das Low-Aktive Resetsignal. Der Reset-Taster entlädt C2 über R24 so daß ein weiterer Reset-Impuls erzeugt wird. D5 ist für die Entladung von C2 beim Wegfall der Versorgungsspannung verantwortlich. Sie sorgt dafür, daß die Schaltung möglichst schnell wieder „Einschaltbereit“ ist.

Nachbauhinweise

Ich möchte den Nachbau der Schaltung hier nicht dramatisieren, jedoch ist etwas Löterfahrung durchaus von Vorteil. Daß sich diese Schaltung nicht mehr auf einer Lochrasterplatine aufbauen läßt, ist wohl kein Geheimnis. Daher habe ich auch eine passende Platine entwickelt. Wer diese nicht selbst Ätzen möchte, kann sie von einem Platinenätzdienst wie z.B. Q-Print (www.qpcb.de) herstellen lassen. Wer sich das Leben noch einfacher machen möchte, läßt die Platine auch gleich mit Lötstopplack beschichten. Dies vereinfacht das Löten der SMD-Bauteile erheblich.

Ich kann nur empfehlen, beim Zusammenbau zuerst die beiden SMD ICs, die Kondensatoren C11 und C16 sowie den Widerstand R1 zu bestücken. Hierzu sollten die Löt pads dünn mit etwas Löthonig benetzt werden. Dann kann das Bauteil vorsichtig (mit einer Pinzette) auf die Pads gesetzt und ausgerichtet werden. Bei den beiden ICs IC1 und IC2 müssen zuerst die beiden diagonal gegenüberliegenden Eckpins verlötet werden. Hierbei ist



Abbildung 6: SMD ICs

unbedingt darauf zu achten, daß die beiden ICs unterschiedlich ausgerichtet sind (beide Pin 1 zeigen zueinander). Danach kann man die restlichen Pins problemlos anlöten. Für die restlichen drei SMD Bauteile hilft ebenfalls etwas Löthonig. Danach sollten sich diese beim Festlöten durch die Oberflächenspannung des Zinns auf den Löt pads zentrieren. Nach dem die SMD Bauteile geschafft sind, können die restlichen TTH-Komponenten wie gewohnt bestückt werden.

Wer die Schaltung in einen PC integrieren will, sollte über ein Metallgehäuse zur Abschirmung nachdenken. Dieses muß dann mit der gemeinsamen Masse der Versorgungsspannung verbunden werden. Auch ohne Schirmung sollte alles glatt gehen, jedoch ist das Störfeld in einem PC-Gehäuse nicht unbedingt der Betriebssicherheit der Schaltung zuträglich. Die Versorgung der Schaltung mit der 5V Spannung aus dem PC-Netzteil ist prinzipiell möglich. Sollte die Spannung doch zu „störverseucht“ sein, so kann sie auch ein ausreichend dimensionierter 5V-Spannungsregler (z.B. ein 8705) über die 12V-Schiene versorgen.

Anschluß finden

Um die Schaltung in Betrieb zu nehmen, ist zuerst die Versorgungsspannung anzulegen. Jetzt sollte nach kurzer Zeit die an J2 angeschlossenen LEDs „ready“ und „error“ aufleuchten. (Evtl. leuchtet noch die „>96KHz“-LED auf. Dies ist normal.) Sollte dies nicht der Fall sein, trennen Sie die Versorgungsspannung und suchen Sie nach dem Fehler. Ist bis hierhin alles gut gegangen, prüfen Sie, ob sich eines der ICs über Gebühr erwärmt hat. Ist dies ebenfalls nicht der Fall so schließen Sie eine S/PDIF-Signalquelle an einen der Eingänge an und stellen Sie sicher, daß dieser ausgewählt ist.

VORSICHT STATT NACHSICHT

Da solche Fehler auch erfahrenen Elektronikern passieren, hier noch einmal der Hinweis: Prüfen Sie alle ICs auf korrekte Polung. Gerade die SMDs sind so gut wie nicht mehr auszulöten. Da die beiden hochintegrierten Bausteine relativ teuer sind, lohnt sich doppeltes Kontrollieren auf jeden Fall. Auch nach Fertigstellung des Projektes sollte die Platine noch einmal genau nach Lötbrücken und anderen Fehlern abgesucht werden. Ein Kurzschluß an der falschen Stelle kann sich einige Minuten später durch unangenehmen Geruch und Rauchentwicklung äußern.

Nun sollte auf jeden Fall die „stream“-LED aufleuchten. Ist der VDR die Signalquelle, so wählen Sie einen Film mit Digitalton aus und selektieren die „Dolby Digital“-Tonspur (ansonsten kann auch ein DVD-Player als Signalquelle dienen). Jetzt muß auf jeden Fall die „AC3/DTS“-LED leuchten und der Ton muß von einem am Ausgang angeschlossenen Receiver abgespielt werden. Von nun an kann diese Schaltung in den Signalweg vom VDR zum Receiver verbleiben, da sie Mehrkanalton automatisch erkennt und Stereoton einfach durchläßt.

Warnung

Eine Warnung möchte ich zum Schluß noch loswerden. Wer die Schaltung mit einer eigenen Stromversorgung versehen möchte sollte am besten ein 5V/250mA Steckernetzteil verwenden. Nur wer sich zutraut innerhalb der VDE-Bestimmungen zu bleiben, sollte sich an eine Lösung mit eigenem Netztransformator wagen.

Wie immer sind die hier gemachten Angaben nach bestem Wissen. Sie wurden mehrfach geprüft, können jedoch trotz allem Fehler enthalten. Daher übernehme ich keine Verantwortung für Schäden, welche aus der Befolgung dieser Bauanleitung entstehen.

Lizenz

Diese Anleitung unterliegt der Creative Commons Attribution-Noncommercial-Share Alike 2.0 Germany License (<http://creativecommons.org/licenses/by-nc-sa/2.0/de/>).

Flash Systems bzw. Daniel Goß macht sich durch die Nennung von Namen oder Markenzeichen keine fremden Rechte zu eigen. Namen und Markenzeichen, sowie Bild- und Wortmarken gehören ihren jeweiligen Inhabern.

WIE ERSTELLE ICH EINE FRONTPLATTE?

Die „beste“ Methode scheint es hier nicht wirklich zu geben. Allerdings habe ich eine gefunden, welche funktioniert und eine saubere Frontplatte ergibt. Man nehme:

- ✓ Gehäuse mit Metallfrontplatte
- ✓ Bedruckbare Selbstklebefolie (z.B. Zweckform 2500)
- ✓ Transparente, selbstklebende Bucheinbindefolie (matt oder glänzend)

Nun das Frontplattendesign auf die Folie drucken (vorher mit Papier testen). Die Folie auf die Metallfrontplatte kleben und mit dem Cutter rundherum abschneiden. Damit das ganze Wischfest ist (und bleibt) die Bucheinbindefolie darüberkleben. Sieht gut aus und ist mit jedem Inkjet-Drucker machbar.

Bauteileliste

| Anzahl | Art | Typ | Bauform | Nummer | Bestellnummer |
|--------|----------------------|-----------------------|--------------------|-----------------------------------|--|
| 6 | Widerstand | 100 Ω | TTH 0207 | R11, R14, R21, R22, R23, R24 | - |
| 2 | Widerstand | 100 kΩ | TTH 0207 | R13, R3 | - |
| 8 | Kondensator | 100 nF | B 32 529 | C1, C10, C14, C15, C3, C6, C8, C9 | Conrad: 500871-93 |
| 3 | Kondensator | 10 nF | B 32 529 | C12, C13, C17 | Conrad: 500799-93 |
| 4 | Elko | 10 µF | Radial – Pitch 2mm | C2, C4, C5, C7 | Conrad: 445970-62 |
| 6 | Widerstand | 180 Ω | TTH 0207 | R12, R16, R17, R18, R19, R20 | - |
| 2 | Widerstand | 1 kΩ | TTH 0207 | R25, R26 | - |
| 1 | Kondensator | 1 nF | SMD 0805 | C11 | - |
| 1 | Sicherung | 200 mA | - | F1 | Conrad: 533866-62 |
| 1 | Kondensator | 22 nF | SMD 0805 | C16 | - |
| 1 | Widerstand | 3 kΩ | TTH 0207 | R1 | - |
| 8 | Widerstand | 47 kΩ | TTH 0207 | R10, R2, R4, R5, R6, R7, R8, R9 | - |
| 3 | Spule | 47 µH | - | L1, L2, L3 | Typ: B82141-A1473-K |
| 1 | Pfostenfeldverbinder | 2 Polig | - | J1 | Conrad: 749929-62 (eine Leiste genügt für alle Verbindungen!) |
| 1 | Widerstand | 8,2 kΩ | TTH 0207 | R15 | - |
| 1 | IC | CS8416 | 28LSOIC | IC1 | RS-Components: 491-5675 |
| 1 | IC | CS8406 | 28LSOIC | IC2 | RS-Components: 491-5669 |
| 3 | Diode | 1N4001 | SOD 81 | D5, D7, D8 | - |
| 5 | LED | (siehe Text) | - | D1, D2, D3, D4, D6 | - |
| 1 | Pfostenfeldverbinder | 10 Polig | - | J2 | Conrad: 749929-62 (eine Leiste genügt für alle Verbindungen!) |
| 1 | IC | HEF4050 | DIP 16 | IC3 | RS-Components: 306-673 |
| 1 | IC | HEF4093 | DIP 14 | IC4 | RS-Components: 308-455 |
| 1 | Pfostenfeldverbinder | 3 Polig | - | J3 | Conrad: 749929-62 (eine Leiste genügt für alle Verbindungen!) |
| 2 | IC | LM1086CT-3 | TO 220 | IC7, IC8 | RS-Components: 533-9448 |
| 1 | Taster | JTP-1230 | - | S1 | Conrad: 705247-62 |
| 1 | Chinch | Chinch Buchse Stehend | - | J4 | Conrad: 736899-62 |
| 1 | IC | TORx173 | - | IC5 | - |
| 1 | IC | TOTx173 | - | IC6 | - |